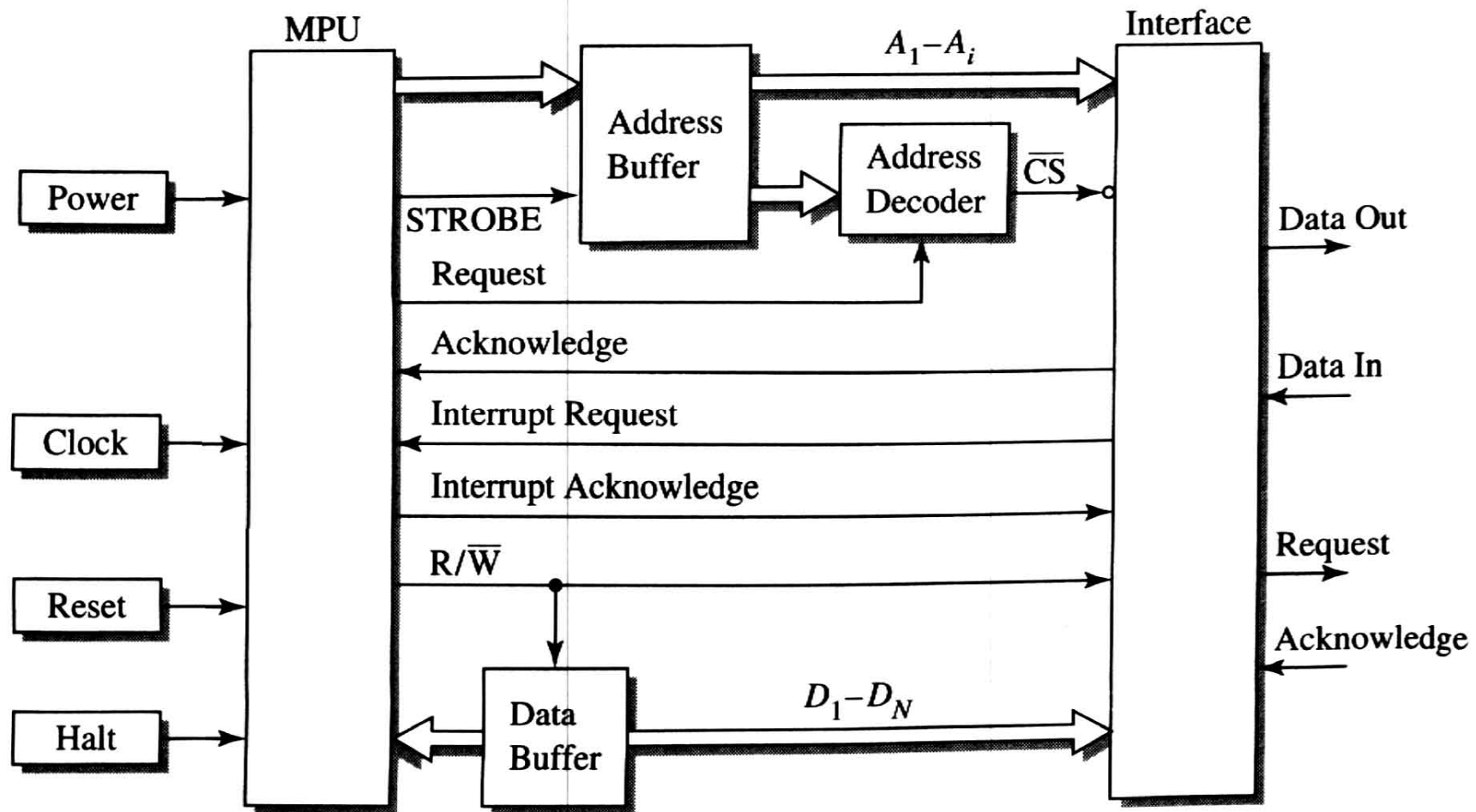
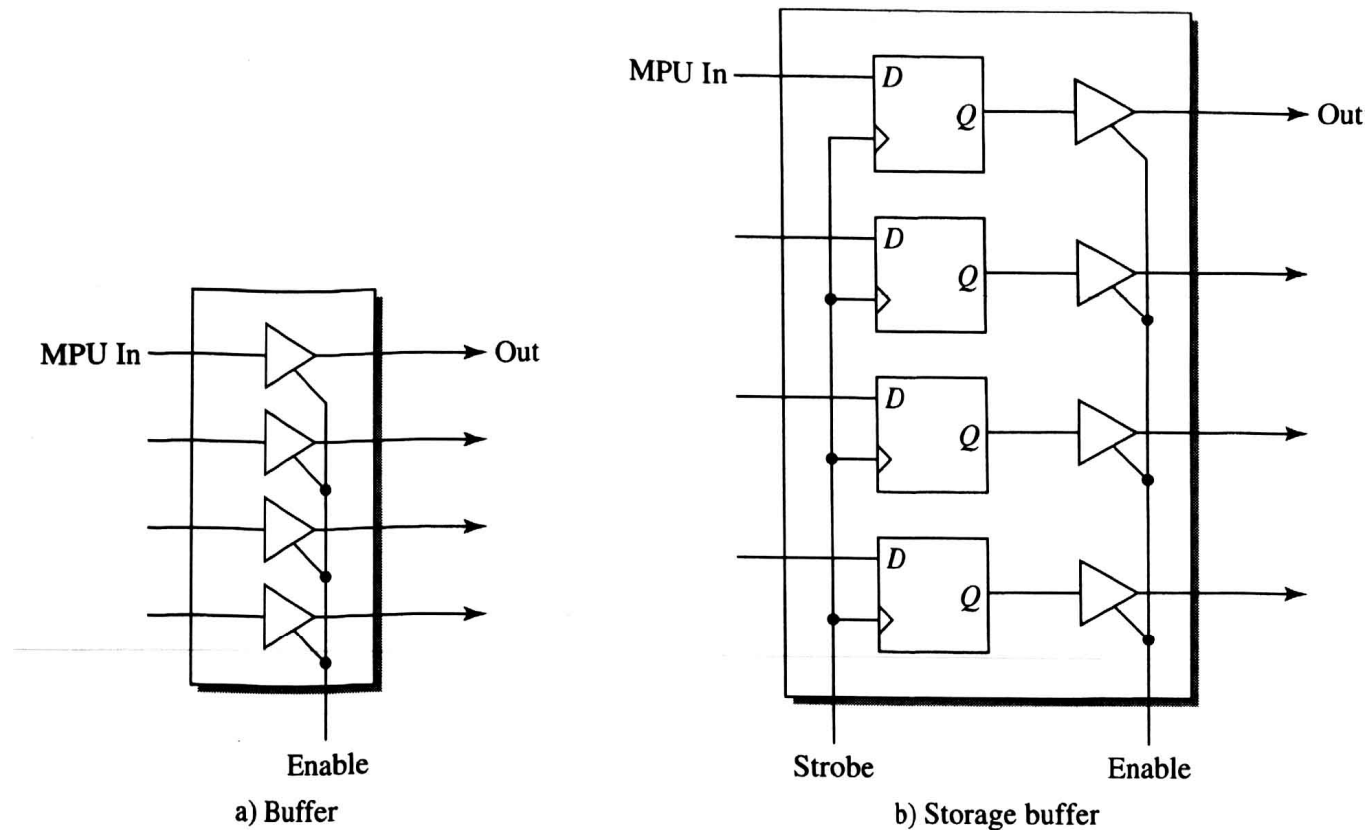


Блок-схема типичного окружения микропроцессора

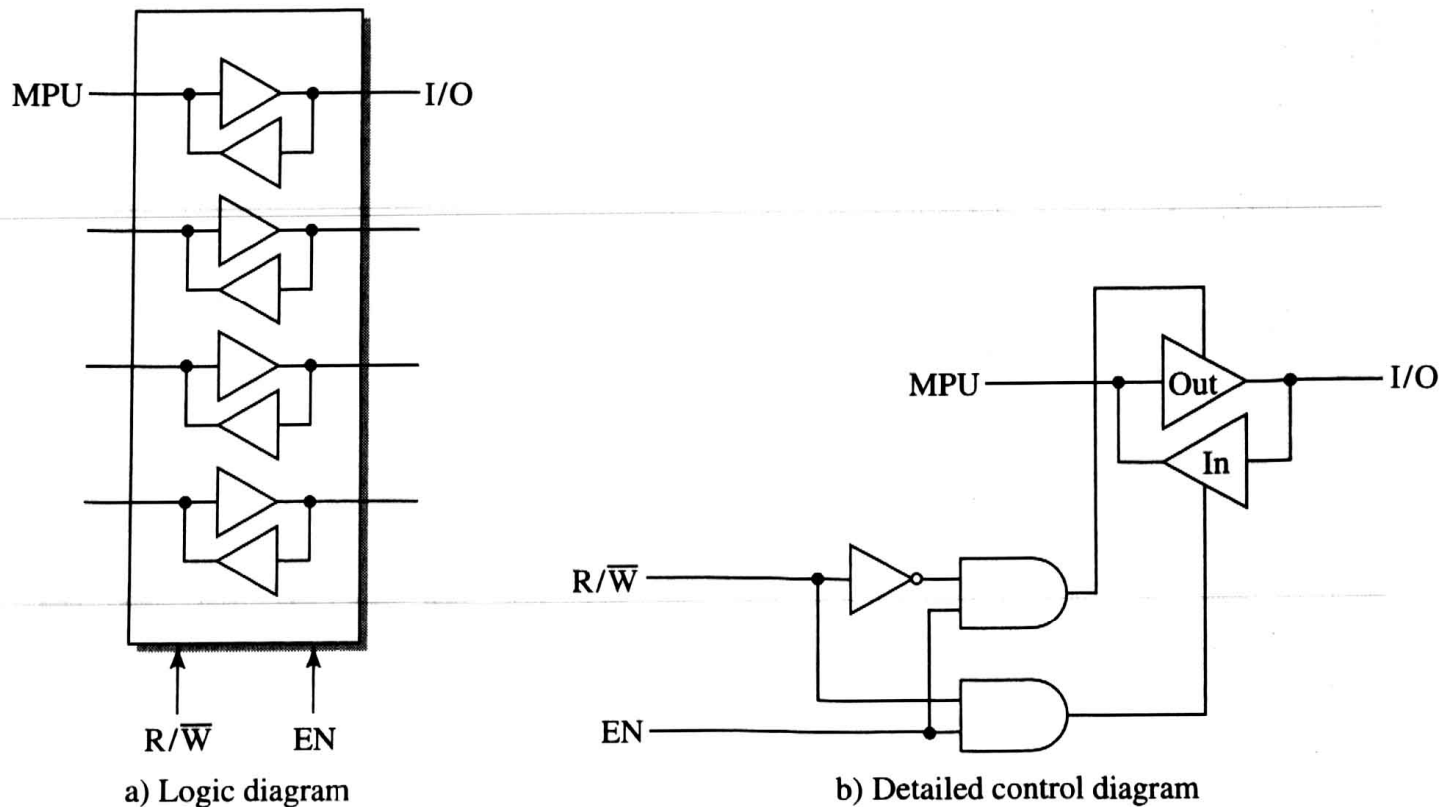


Интерфейс с внешними устройствами. Адресные буферы.



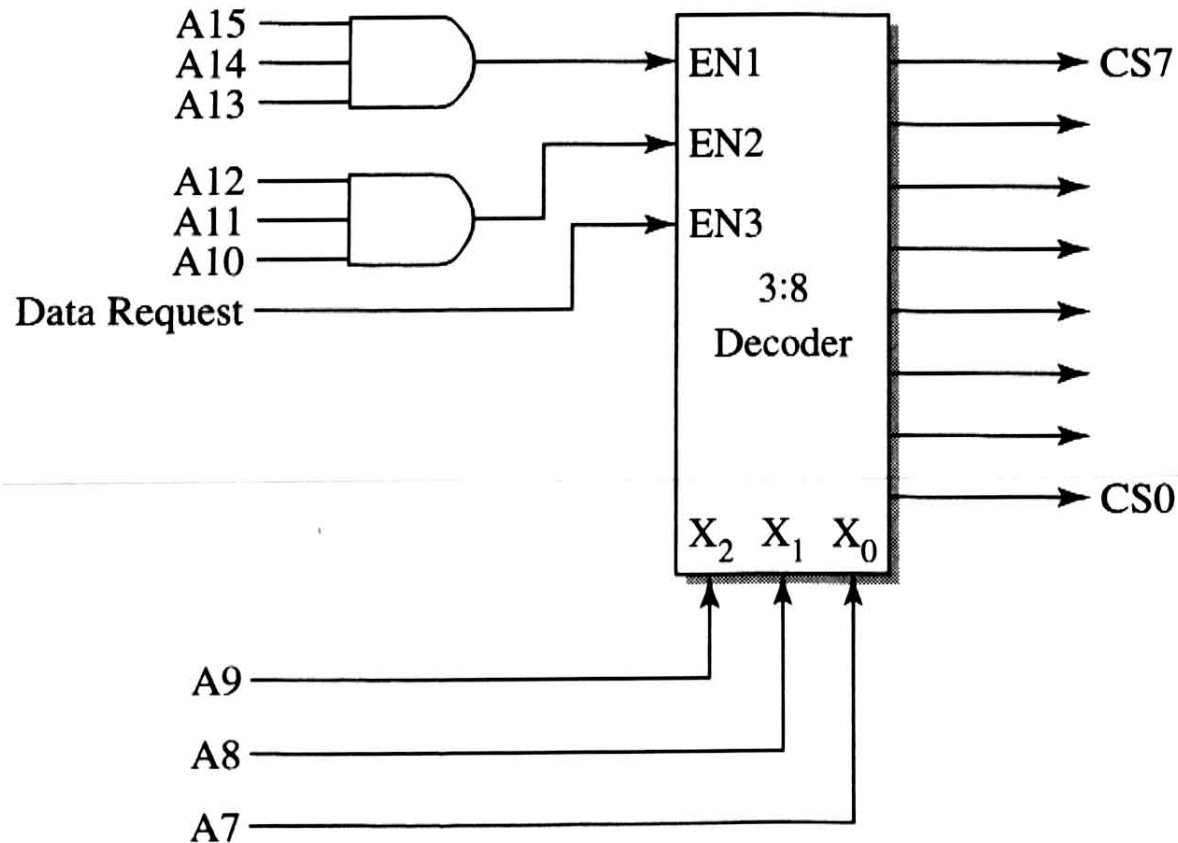
Address buffer functional block diagram.

Интерфейс с внешними устройствами. Буферы данных.



Data buffer functional block diagram.

Декодер адреса



a) Address decoder

CS7	FF80 – FFFF
6	FF00 – FF7F
5	FE80 – FEFF
4	FE00 – FE7F
3	FD80 – FDFE
2	FD00 – FD7F
1	FC80 – FCFF
CS0	FC00 – FC7F

b) Selected memory blocks

СИСТЕМНЫЕ ШИНЫ

Производитель	Оборудование	Шина
Apple	Macintosh	NuBus
Compaq and others	80386-based PCs	EISA
DEC	Alpha-based workstations	Turbo Channel
IBM and compatible	PC and PC/XT	8-bit XT
IBM and compatible	PC/AT and later	16-bit ISA
IBM and compatible	486 PCs	VL-bus
IBM and compatible	Pentium	PCI
IBM	RS/6000 and PS/2 PCs	MCA
Sun	SPARC workstations	Sbus

Характеристики системных шин ПК

Шина	Выпуск	Скорость обмена (MHz)	Ширина шины данных (бит)	Пиковая пропускная способность (МБ/сек)
XT	1982	4.77	8	2
ISA	1984	8.33	16	8
MCA	1987	10	16	20
			32	40
EISA	1988	8.33	32	33
VL-bus v1.0	1992	33	32	132[a]
		40		148
VL-bus v2.0	1994	50	64	267
PCI v1.0	1993	33	32	132
			64	264
PCI v2.0	2000	66	64	528

[a] 132 Mbytes/s - чтение, 66 Mbytes/s - запись.

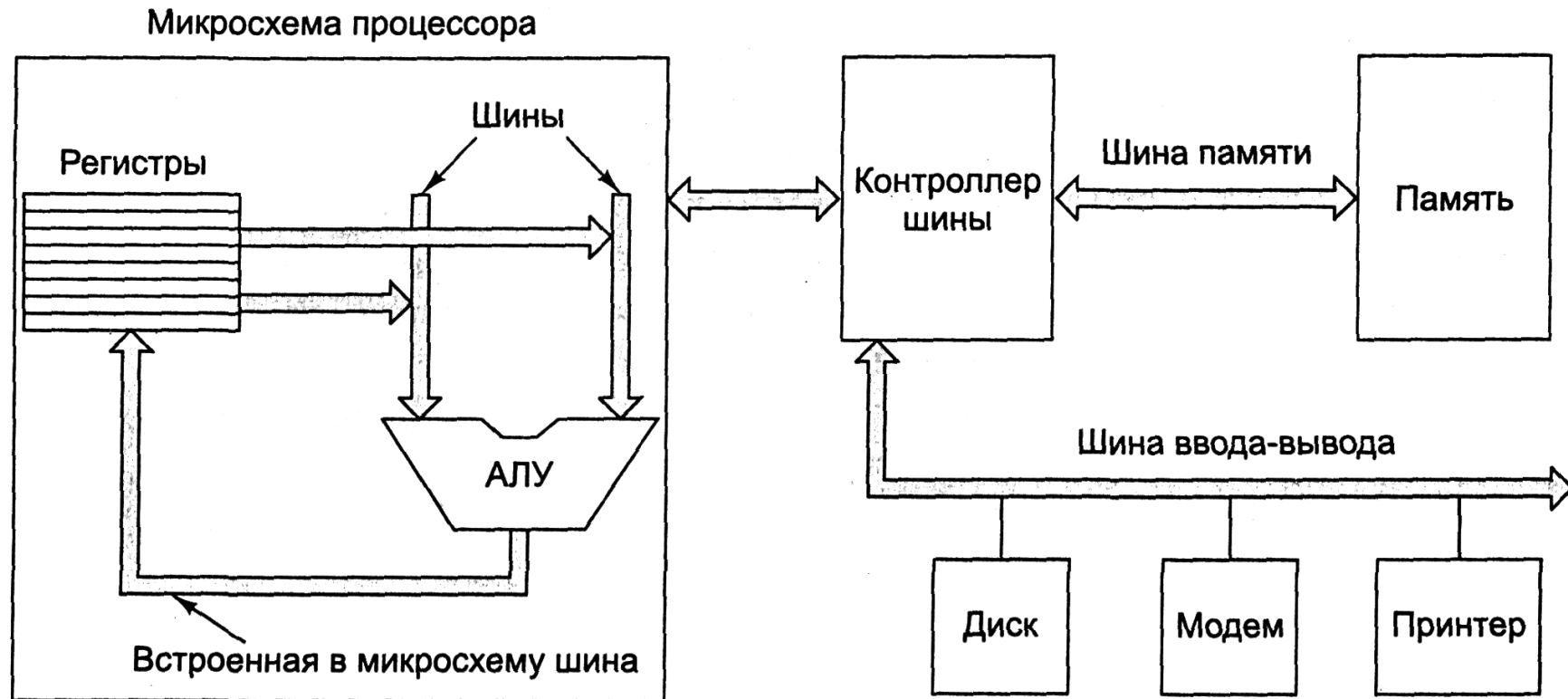
Сравнение системных шин

Шина	Ширина адресной шины (бит)	Прерывания	DMA каналы	Кол-во выводов
XT	20	6	3	62
ISA	24	11	7	62 + 36
EISA	32	15	7	100
MCA	32	11	0	182
VL-bus v1.0	32	1	0	116
VL-bus v2.0	64			
PCI v1.0	64	4	0	188

Назначение системных шин

Шина	Назначение
XT	Устарела, использовалась для XT (8088 and 80286) PCs.
ISA	80386 PCs
MCA	PS/2 PC и RS/6000 рабочие станции.
EISA	High-end PCs, например, файловые серверы.
VL-bus	Видео и SCSI адаптеры в 486 PCs. Для других адаптеров – слоты ISA
PCI	Видео адаптеры, дисковые контроллеры, сетевые адаптеры в Pentium PCs. ISA слоты в этих машинах используются для совместимости со старыми адаптерами.

Шины компьютера



Микропроцессорные комплекты (chipset)

Для построения на основе процессоров вычислительных систем различного назначения необходимы вспомогательные схемы обеспечивающие:

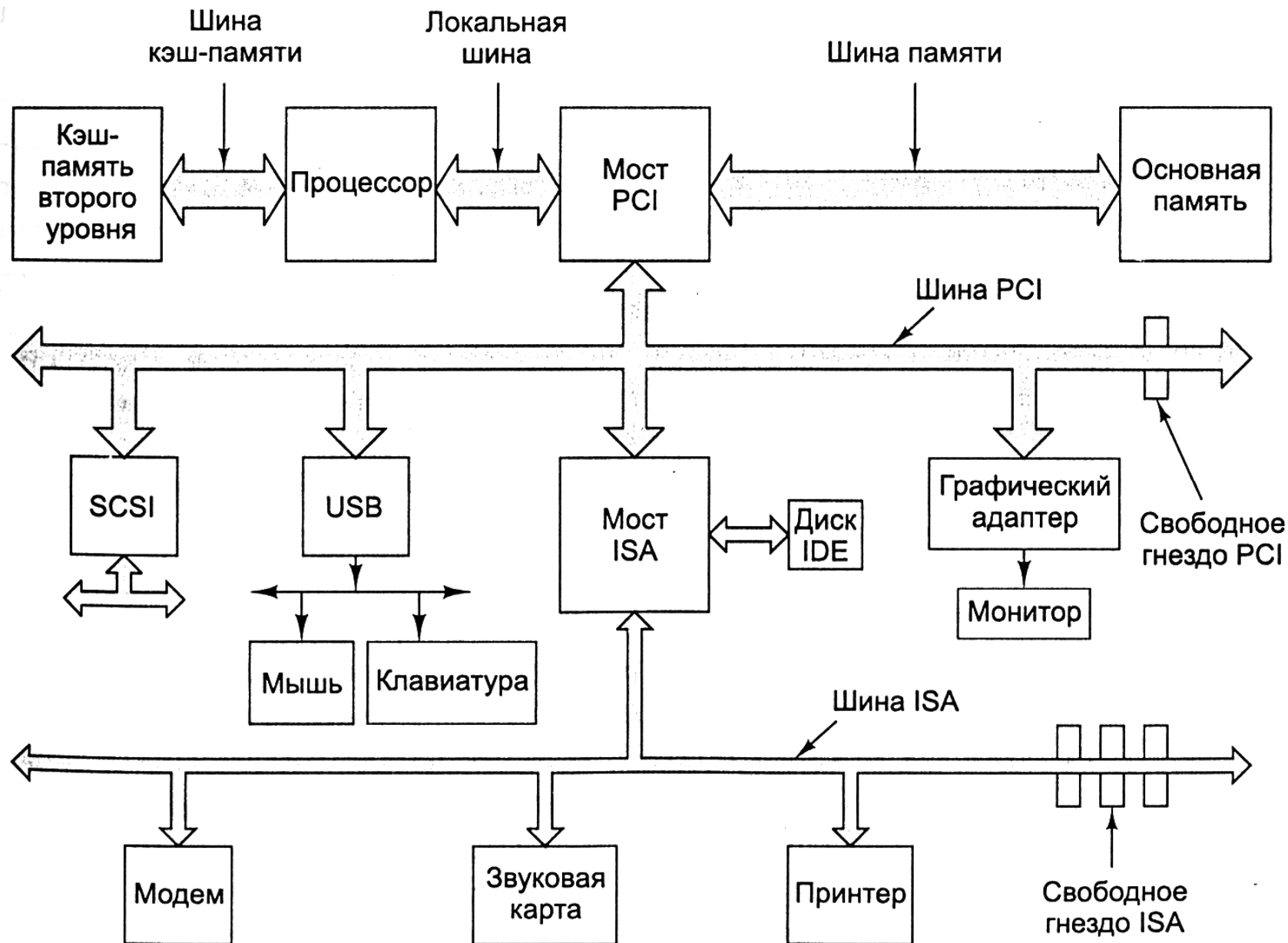
- | управление процессором,
- | управление оперативной памятью,
- | сопряжение процессора с шинами,
- | различные доп. функции (часы, таймер...).

Микропроцессорный комплект 8086

I Выполнен по n-МОП технологии, напряжение источника питания 5 В

М/СХЕМА	НАЗНАЧЕНИЕ
i8086	Однокристальный 16-разрядный микропроцессор
i8087	Однокристальный микропроцессор с аппаратной реализацией сложных процедур (математический сопроцессор), 16 бит
i8089	Сопроцессор-контроллер ввода-вывода 16 бит
i8203	Контроллер динамического ОЗУ
i8237A	Контроллер прямого доступа к памяти
i8254	Программируемый таймер временных интервалов
i8256A	Многофункциональный контроллер поддержки микропроцессора
i8257	Контроллер прямого доступа к памяти
i8259A	Контроллер прерываний
i8272A	Контроллер НГМД
i8284	Генератор тактовых импульсов
i8288	Контроллер шины
i8289	Арбитр шины
8256A	Многофункциональный периферийный комплект

Пример реализации шин (PCI-chipset)



Chipset Intel 925/915

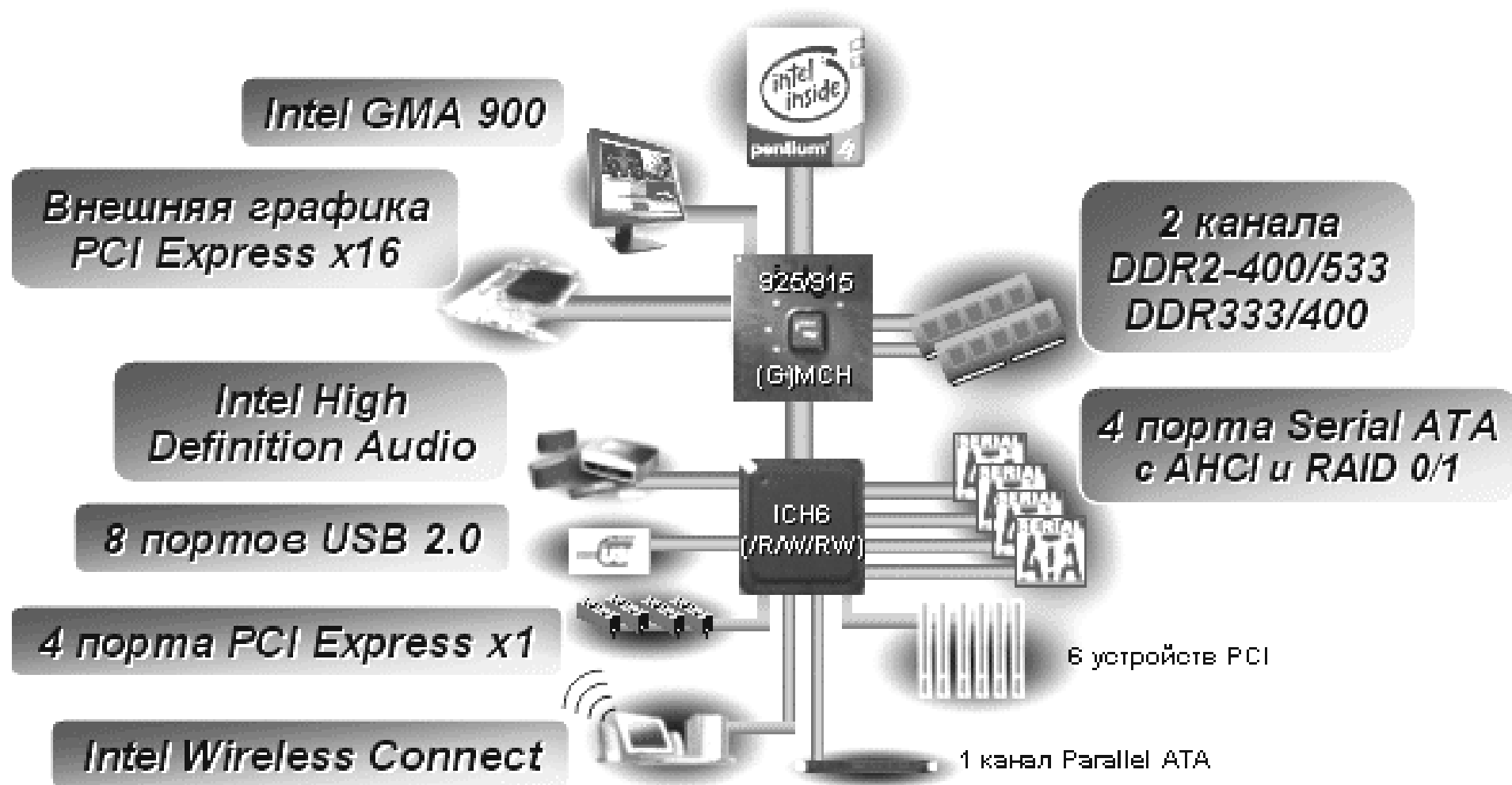


Диаграмма синхронной шины

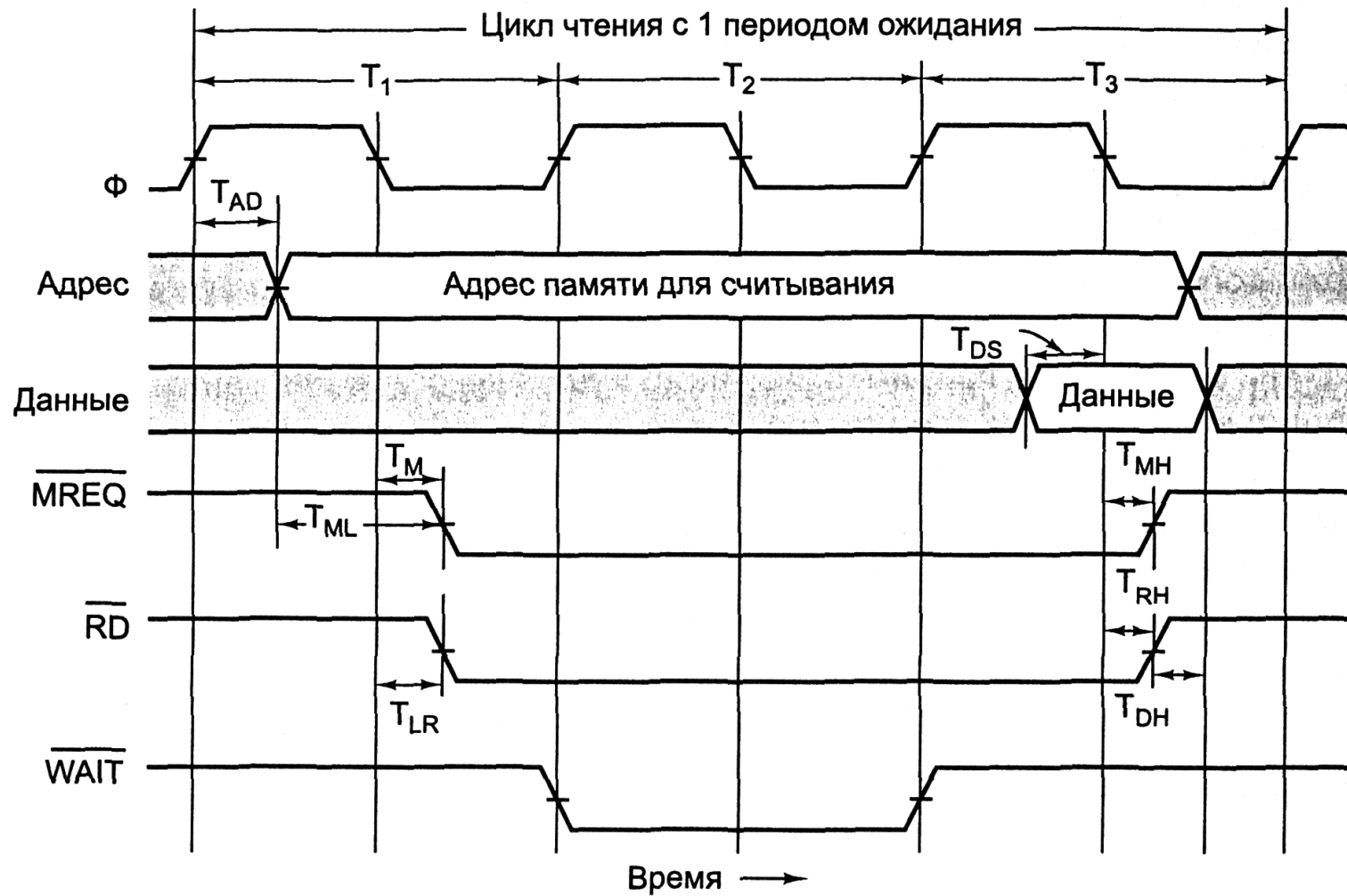
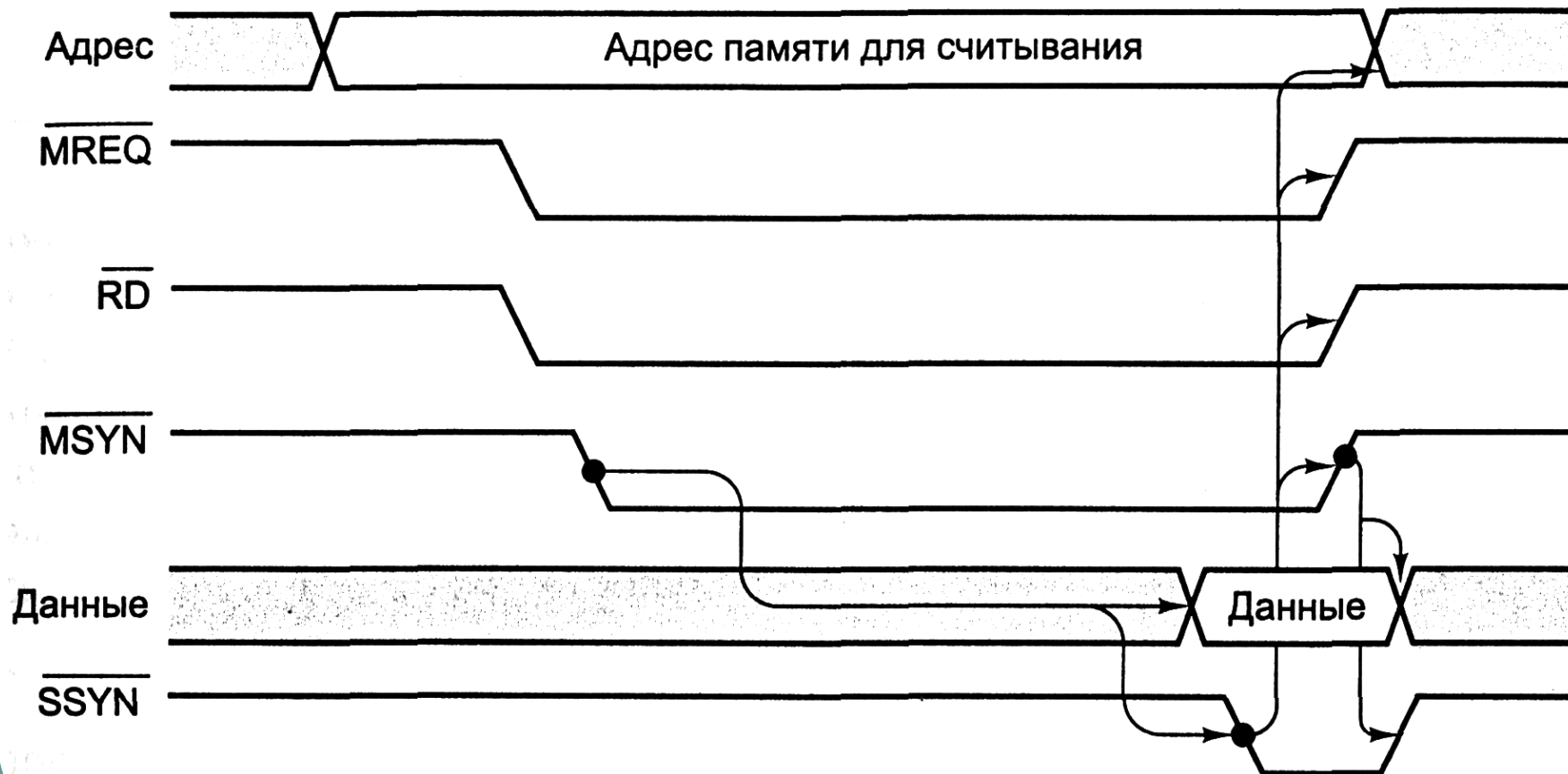
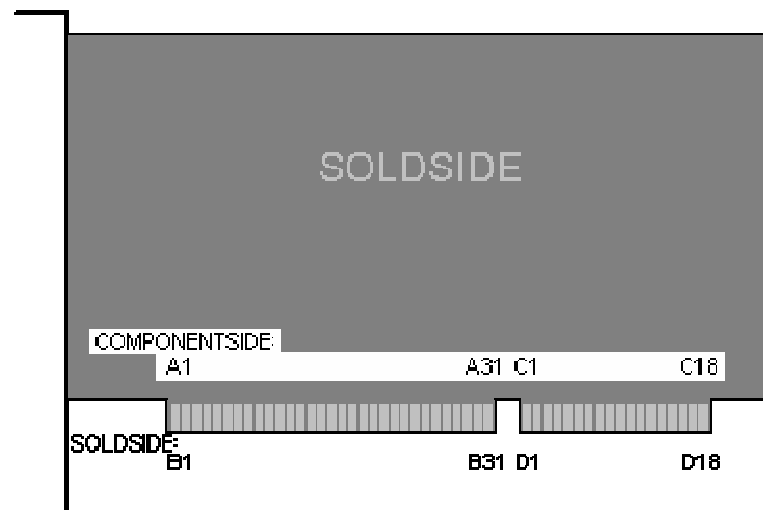


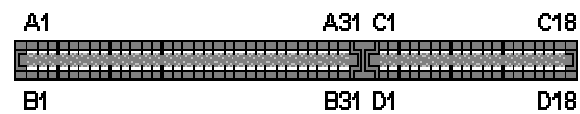
Диаграмма асинхронной шины



ISA



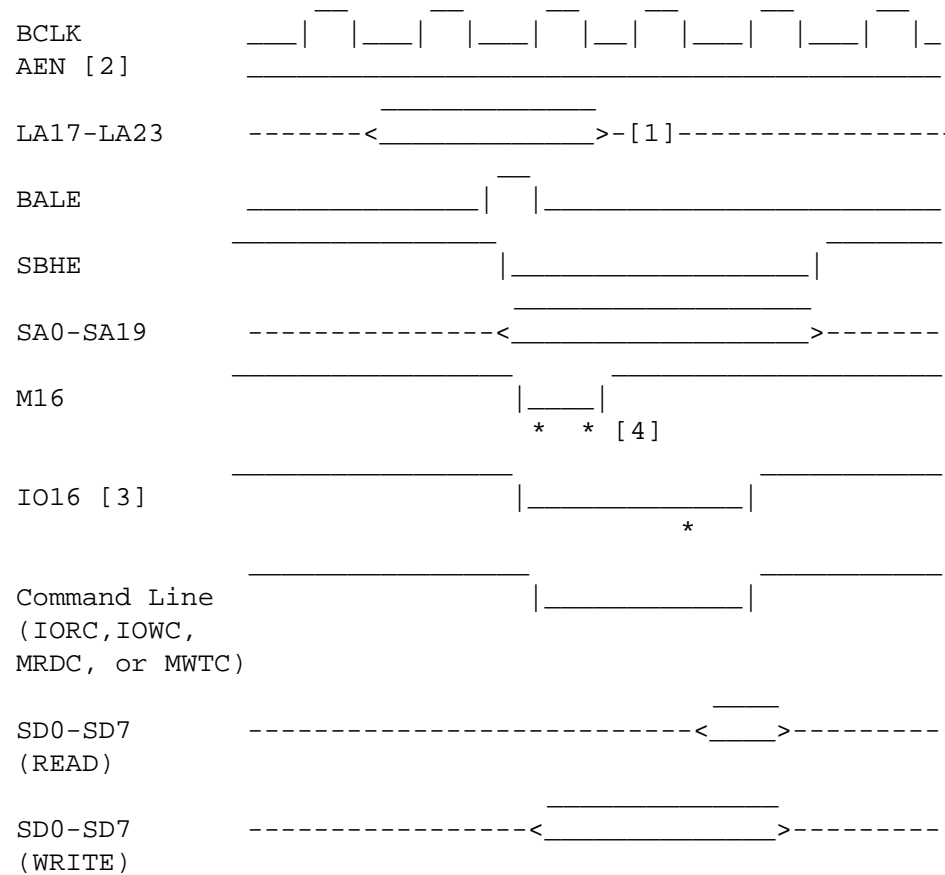
62+36 PIN EDGE CONNECTOR MALE



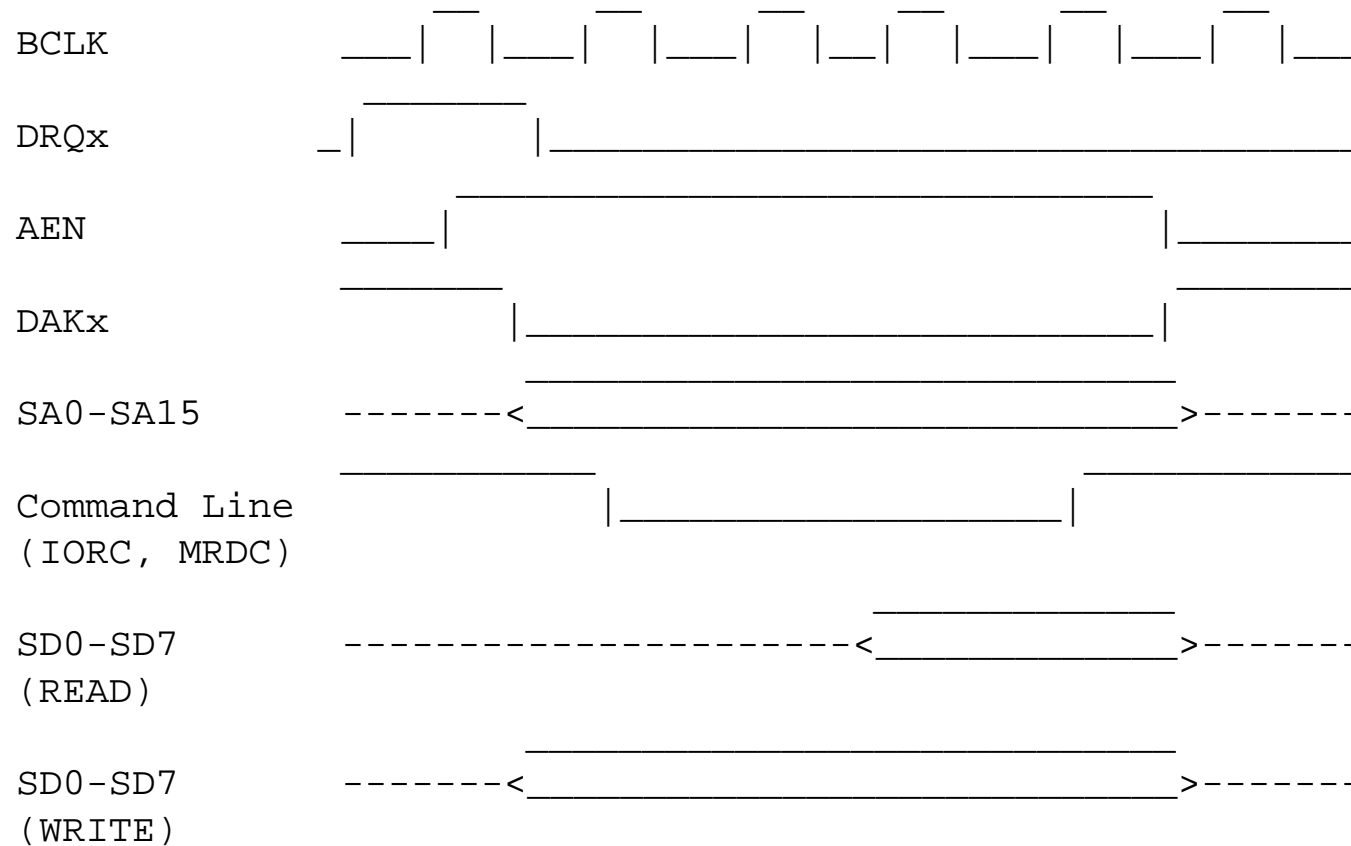
62+36 PIN EDGE CONNECTOR FEMALE (плата компьютера)

Цикл ISA

Временная диаграмма 16-битной передачи памяти или устройства ввода/вывода (показан 1 wait state)

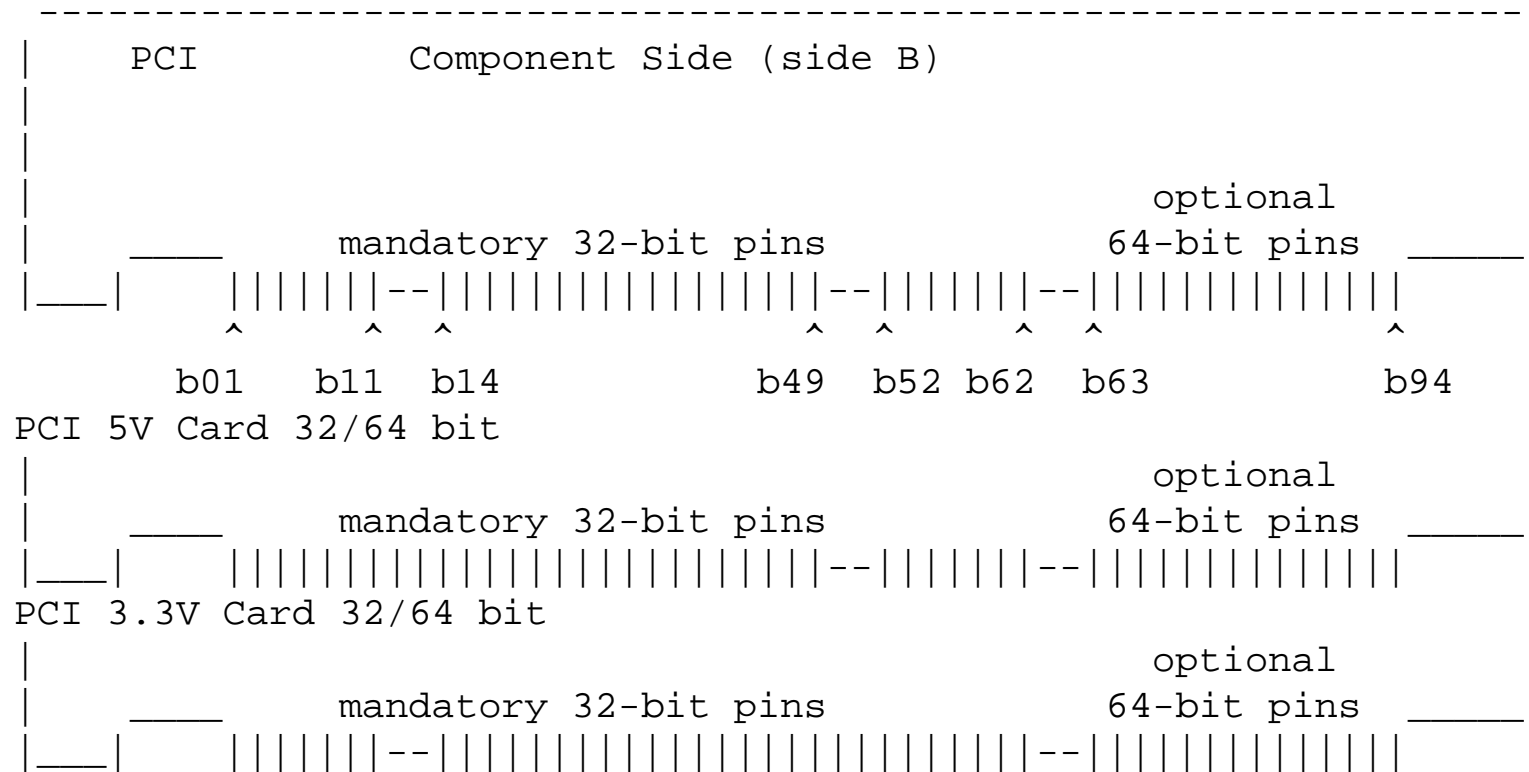


ПДП ISA



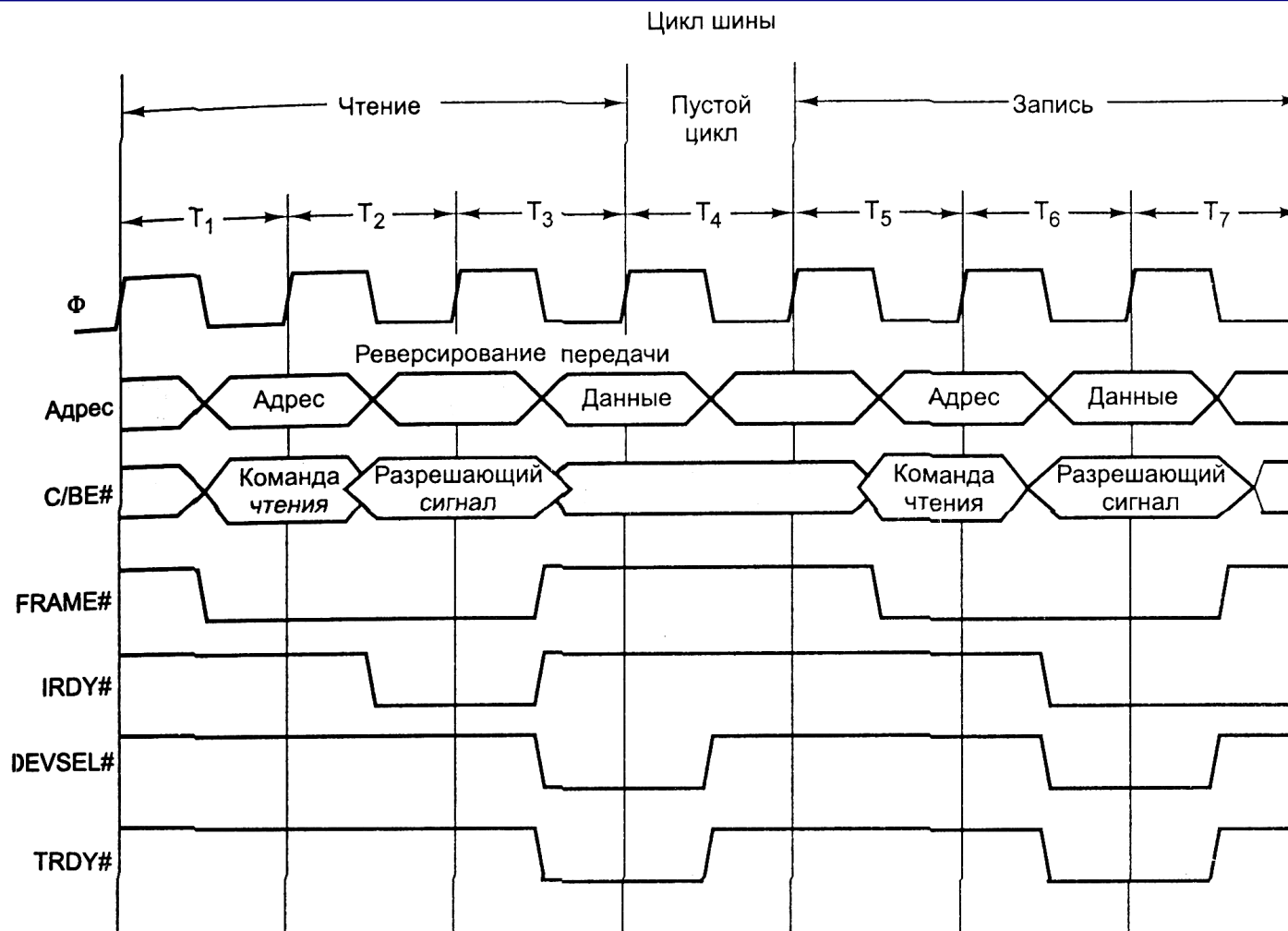
Карты для шины PCI

Разъемы универсальных 32/64-битных карт PCI (98+22-выводной разъем карты)



98+22-выводной разъем на стороне компьютера

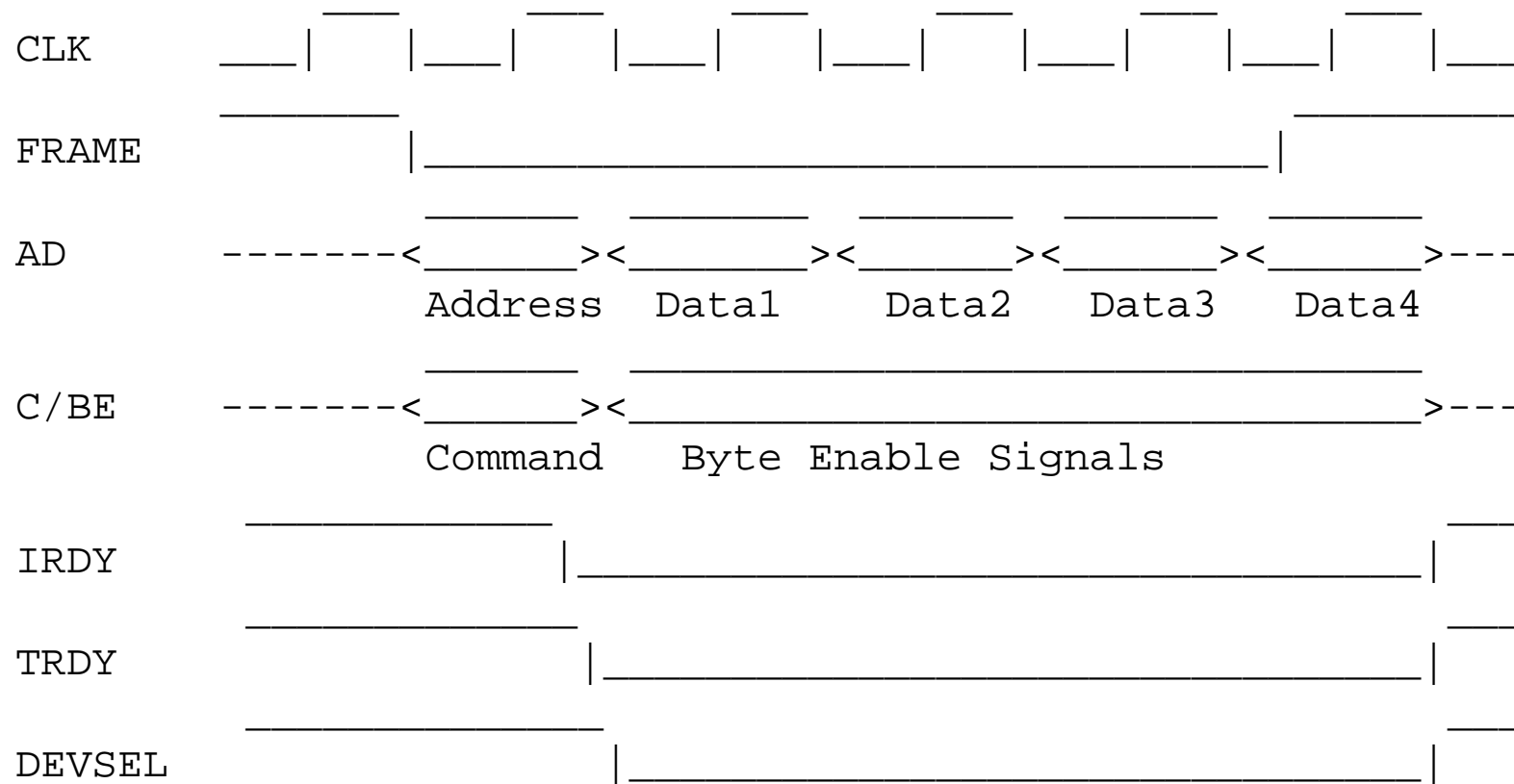
Диаграмма РСІ



Арбитраж

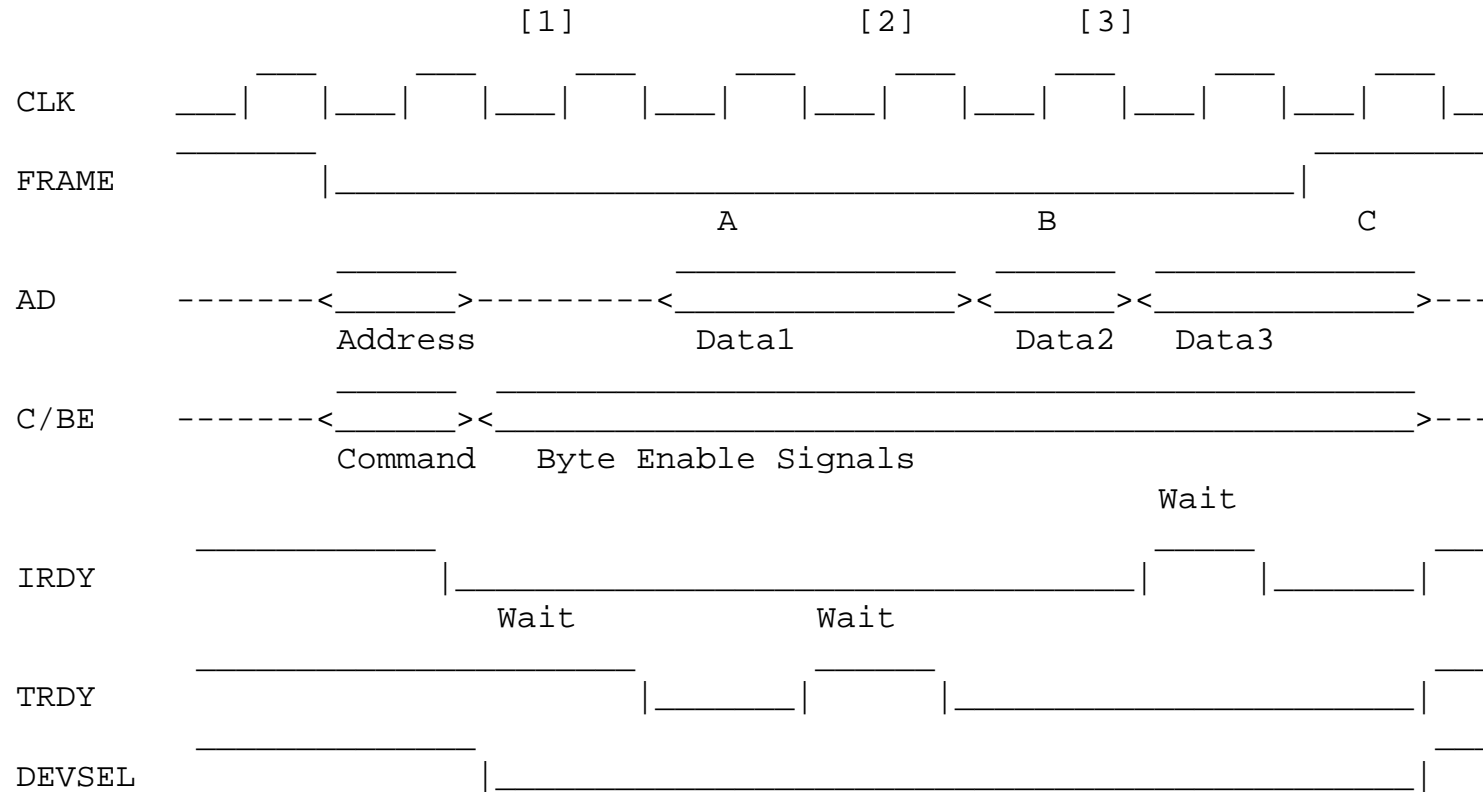
- Хаб архитектура
- Сигналы (для PCI):
 - REQ# - запрос шины;
 - GNT# - получение разрешения

Временные диаграммы PCI



Цикл передачи данных PCI

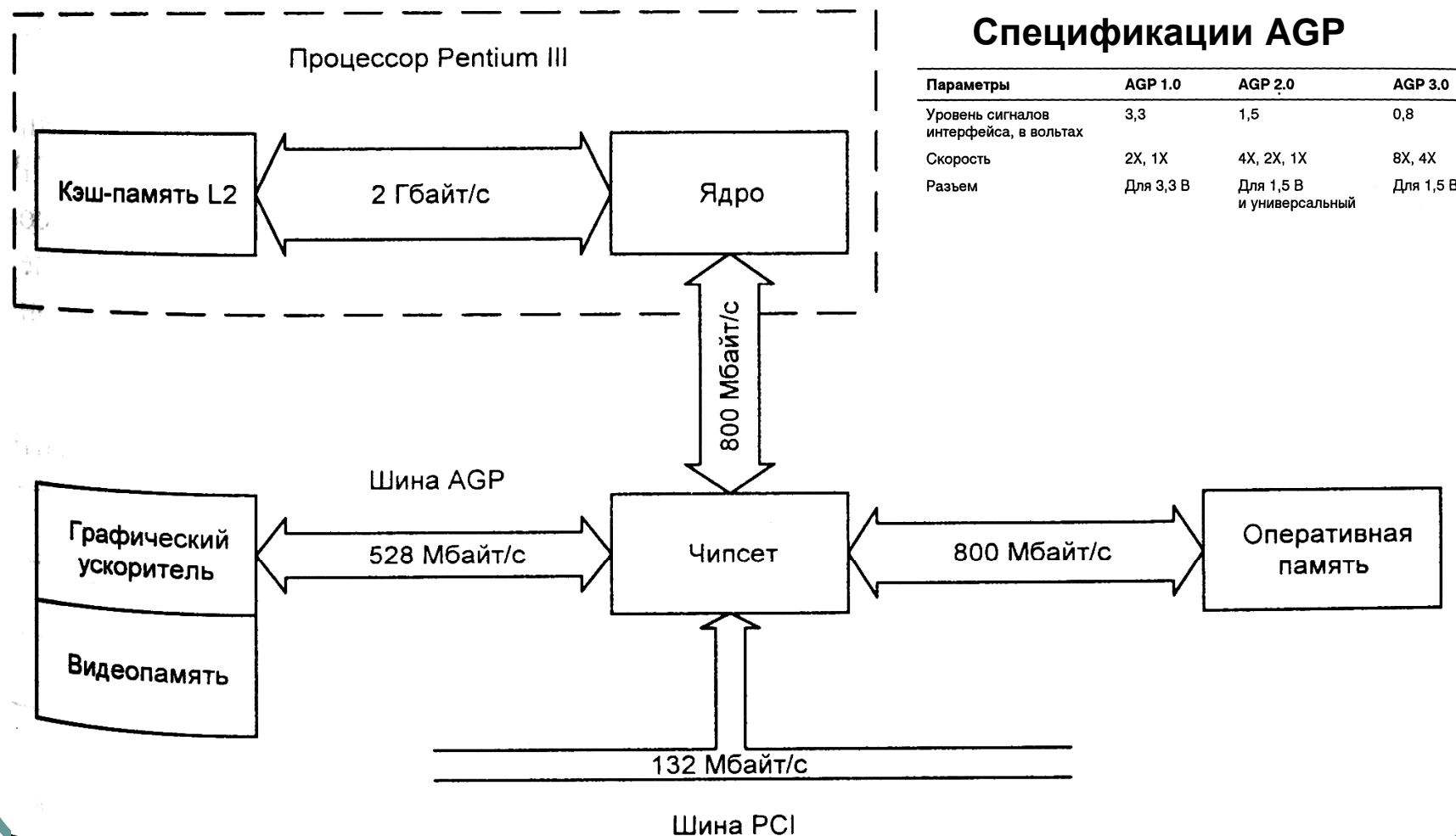
4 передачи данных без wait states. Данные передаются по переднему фронту CLK.



Команды PCI (сигналы C/BE[0..3])

C/BE	Команда
0000	Interrupt Acknowledge
0001	Special Cycle
0010	I/O Read
0011	I/O Write
0100	reserved
0101	reserved
0110	Memory Read
0111	Memory Write
1000	reserved
1001	reserved
1010	Configuration Read
1011	Configuration Write
1100	Multiple Memory Read
1101	Dual Address Cycle
1110	Memory-Read Line
1111	Memory Write and Invalidate

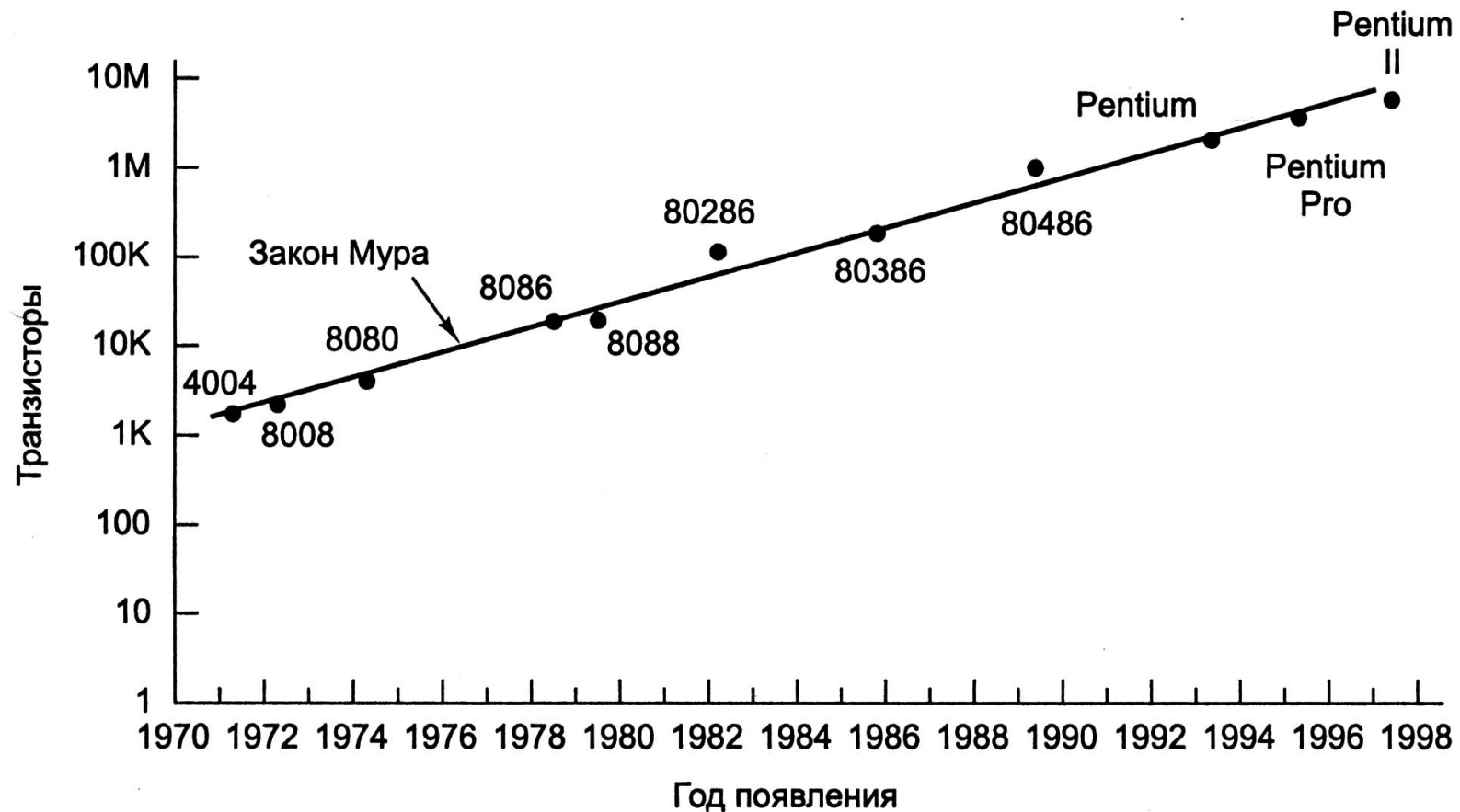
Технология AGP



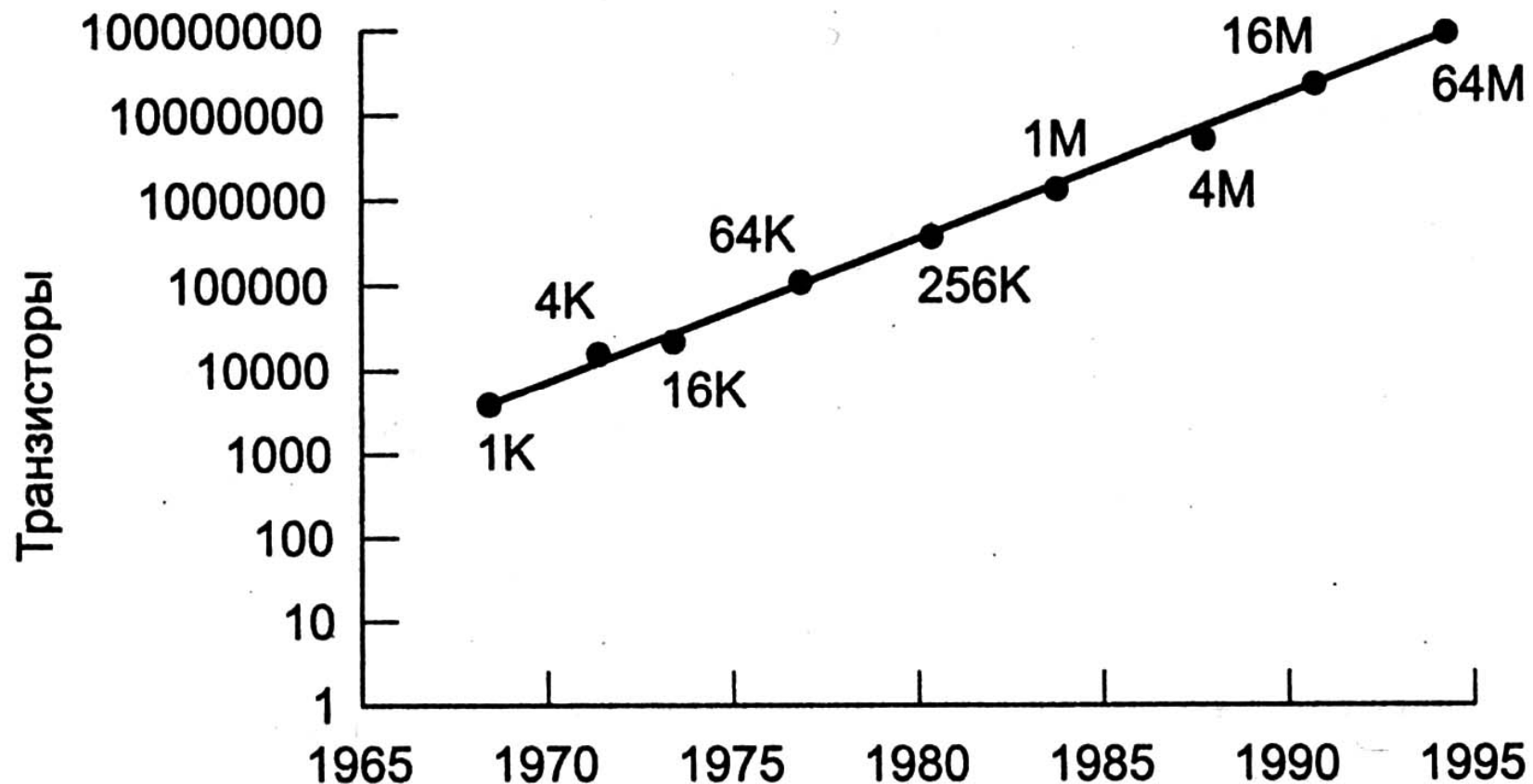
Тенденции развития ЦС. Закон Гордона Мура (Gordon Moore)

- Гордон Мур – один из основателей корпорации Intel
- Закон (наблюдение-прогноз) сформулирован в 1965 году:
 - число транзисторов в одной ИС удваивается каждые 1,5 года*
 - было также замечено, что тактовая частота микропроцессоров удваивается каждые 1,5 - 2 года*
- Есть предположение об экономической основе закона – т.н. «эффективном цикле»

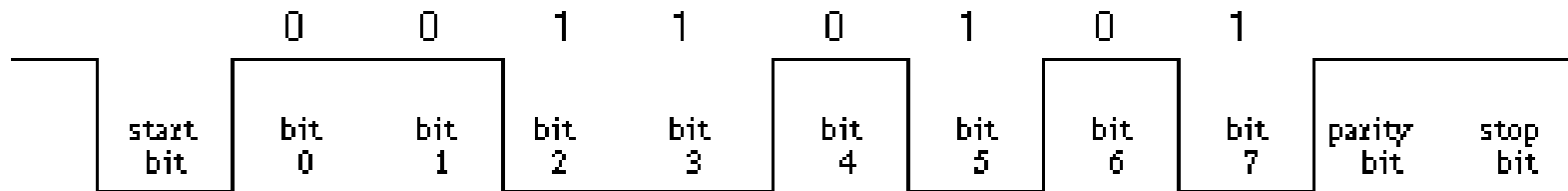
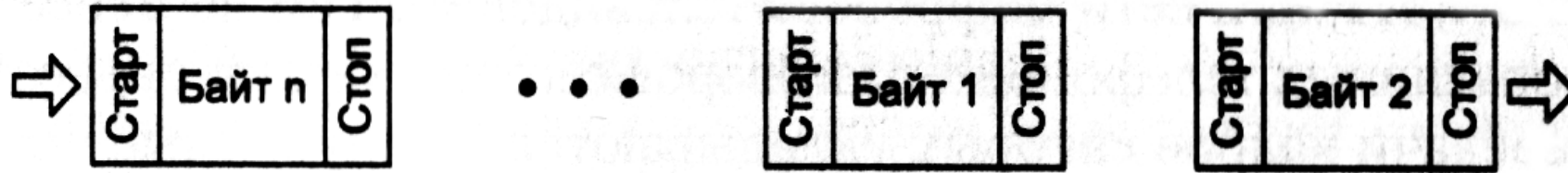
Закон Гордона Мура применительно к степени интеграции процессоров Intel



Закон Гордона Мура применительно к степени интеграции м/схем памяти



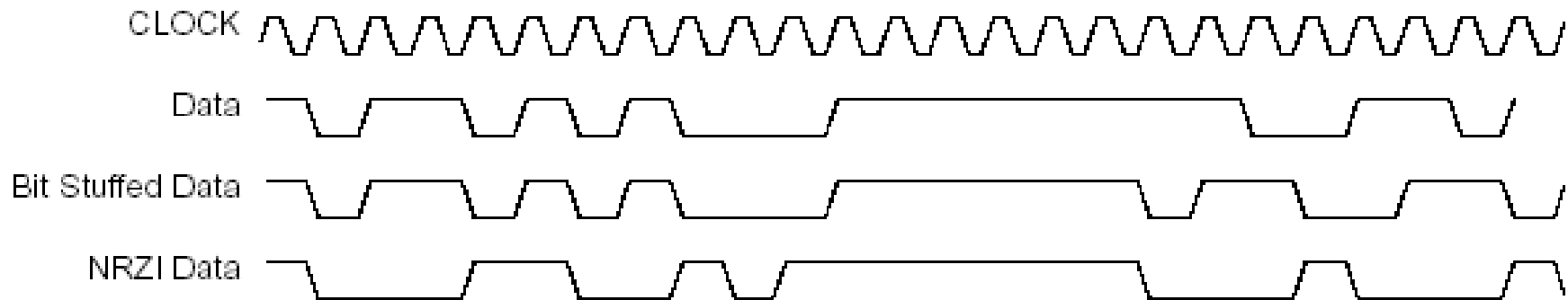
Последовательные (англ. serial) «шины» (асинхронный формат, пример старый RS-232)



Временная диаграмма передачи байта RS-232

Последовательные (англ. serial) «шины» (пример: USB 1.1)

- I Используется кодирование NRZI (Non-Return to Zero Inverted)
- I «0» передается изменением состояния линии каждый битовый период, при передаче «1» состояние не изменяется
- I При передаче «1» более шести подряд, применяется вставка «0».



Временная диаграмма USB 1.1

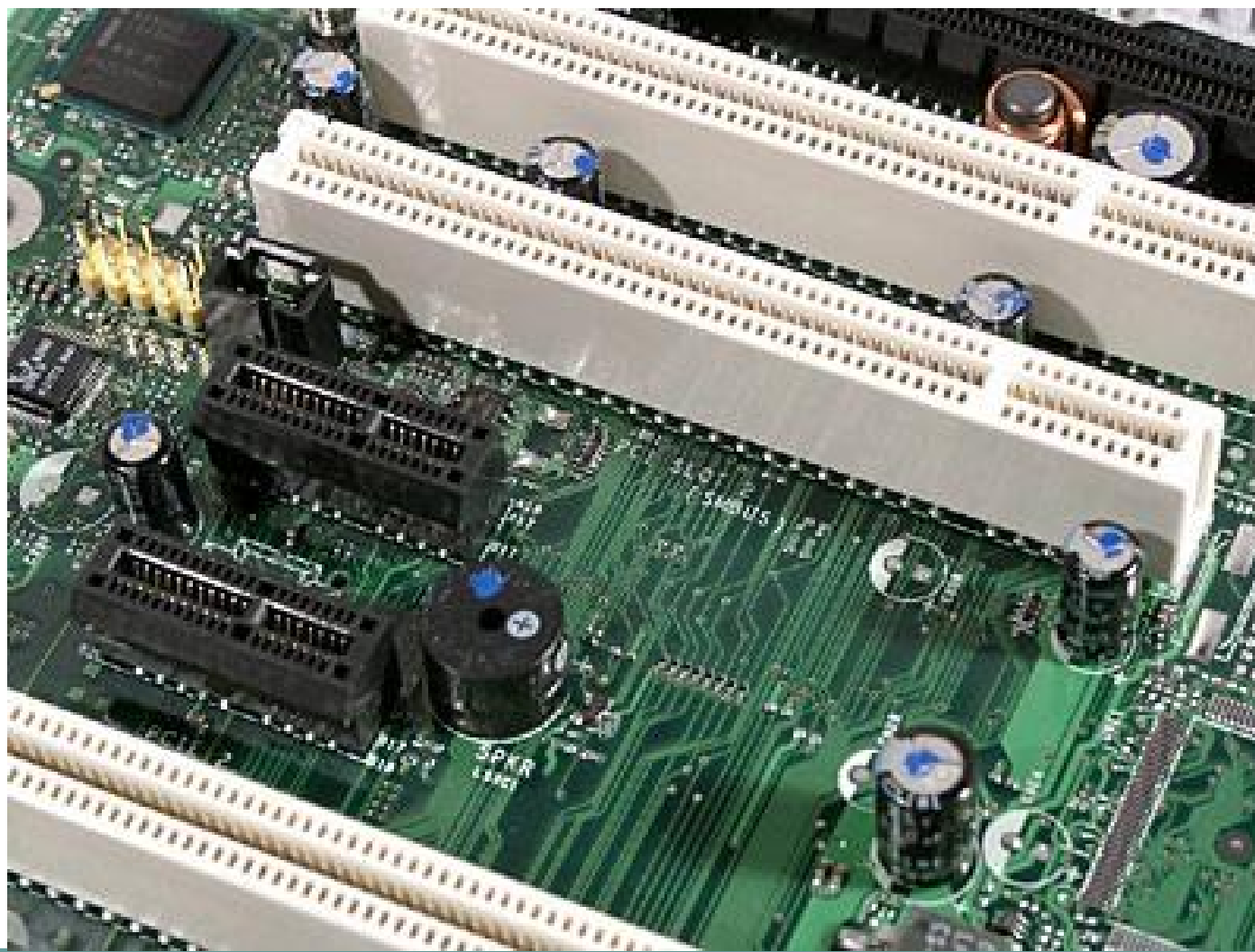
Развитие PCI

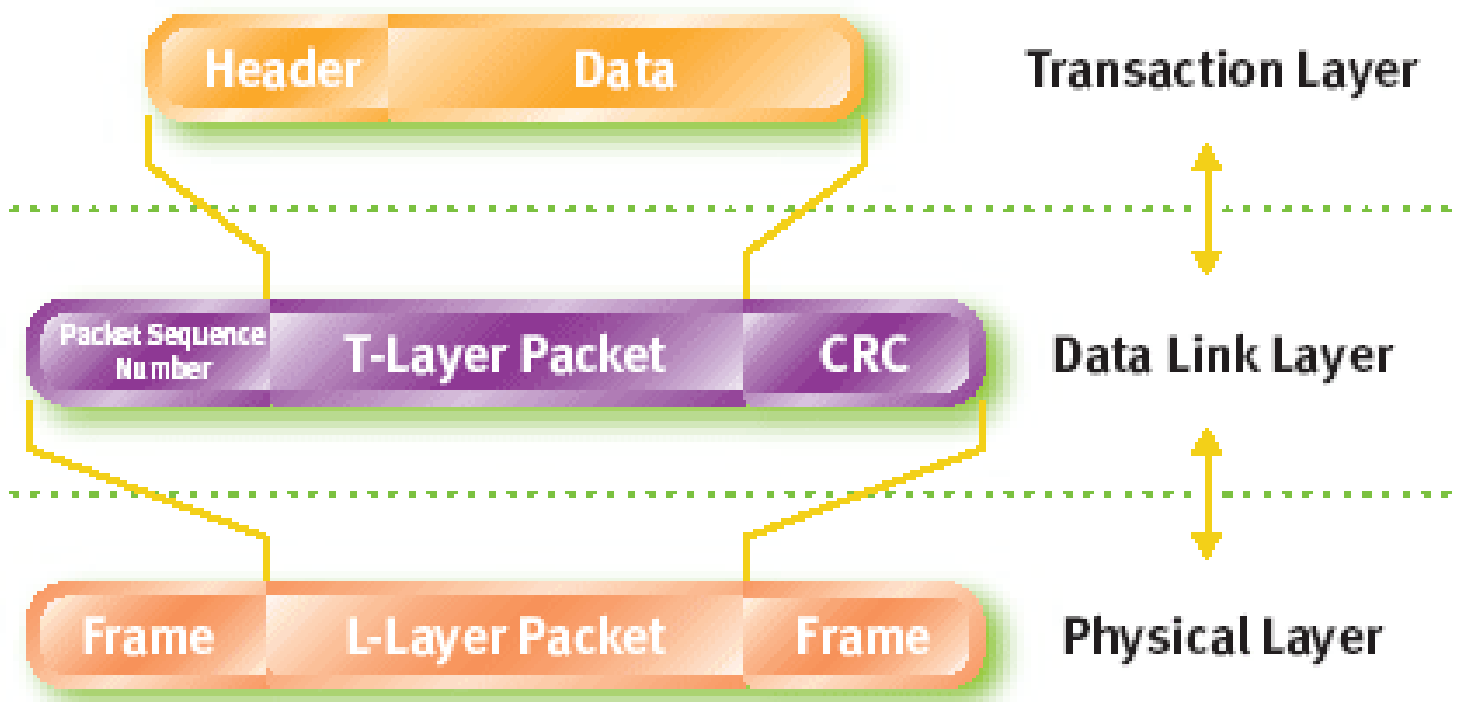
- | Параллельная PCI-X (совместима с PCI)
 - | PCI-X 2.0: PCI-X 266 и PCI-X 533 (технологии DDR и QDR, 1.5/3v)
 - | PCI-X 1.0: PCI-X 66, 100, 133
- | Последовательная PCI Express
- | Специальные шины:
 - | Mini PCI — для модемных и сетевых адаптеров в ноутбуках;
 - | Accelerated Graphics Port (AGP) — высокоскоростная версия PCI для графических ускорителей.
 - | Отсутствует арбитраж шины
 - | 4 скорости передачи данных: от 1x (266 МБ/сек) до 8x (2ГБ/сек)
 - | сигнальные уровни 1.5, 1.0 и 0.8 вольт.

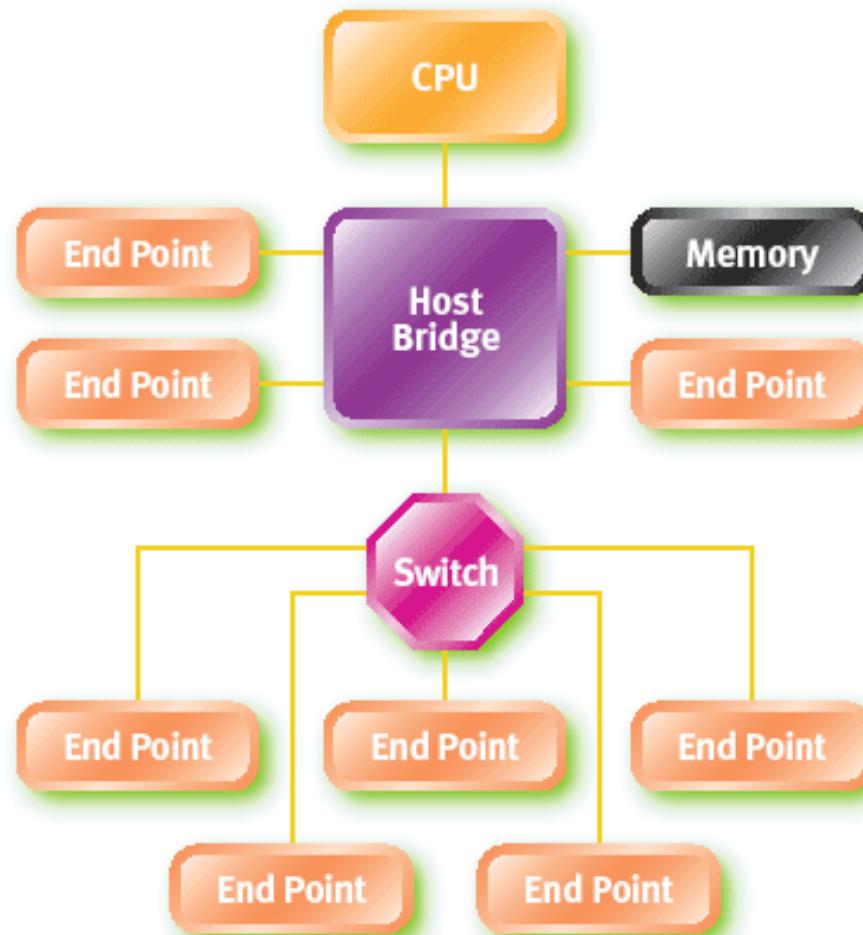
PCI Express (ранее технология 3GIO)

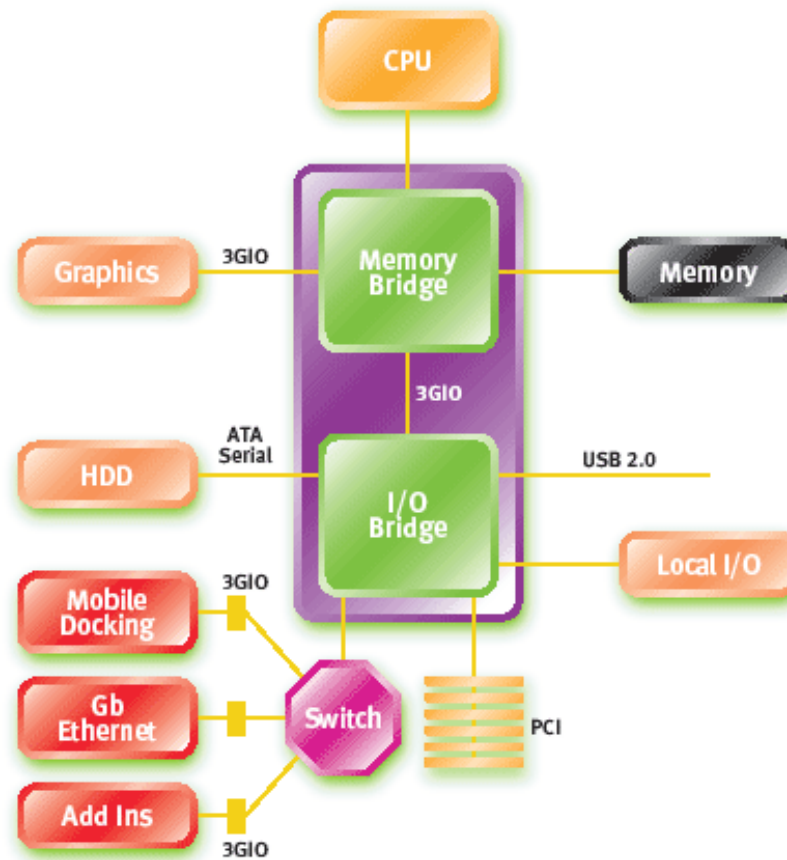
- несколько независимых последовательных каналов передачи данных ;
- уровень сигналов 0.8 вольт ;
- каждый канал состоит из двух дифференциальных пар (4 контакта) ;
- используется избыточное помехоустойчивое кодирование 8/10;
- пропускная способность 2.5 Гб/с (полный дуплекс),
- эффективная скорость передачи данных - 2 Гб/с
- на текущий момент стандартизированы 1, 2, 4, 8, 16 и 32 канальные шины

Разъемы PCI









Ссылки

- I PCI Special Interest Group,
<http://www.pcisig.com>
- I iXBT.com, <http://www.ixbt.com>