

## Кодер/декодер Грея

1. Разработайте принципиальную электрическую схему 4-битного кодирования по Грею, используя микросхемы серии 74ALS. Булевы выражения для N-битного кодера (g – выходы, d – входы):

$$\begin{cases} g_N = d_N \\ g_i = d_i \oplus d_{i+1} \quad \text{for } i < N \end{cases}$$

2. Проверьте схему, используя нормальную последовательность 4-битных двоичных чисел от  $0000_2$  to  $1111_2$  в файле входных воздействий (stimulus file) симулятора. Сравните полученную в симуляторе временную диаграмму с известной для кодера Грея.
3. Разработайте принципиальную электрическую схему 4-битного декодирования по Грею, используя микросхемы серии 74ALS. Булевы выражения для N-битного декодера (dd – выходы, g – входы):

$$\begin{cases} dd_N = g_N \\ dd_i = g_N \oplus g_{N-1} \oplus g_{N-2} \dots \oplus g_i \quad \text{for } i < N \end{cases}$$

4. Проверьте схему, используя нормальную последовательность 4-битных двоичных чисел от  $0000_2$  to  $1111_2$  в файле входных воздействий (stimulus file) симулятора. Сравните полученную в симуляторе временную диаграмму с известной для декодера Грея.
5. Объедините две схемы, соединив выходы кодера с декодером, используя иерархические блоки: блок кодера, блок декодера.
6. Разработайте две печатные платы для DIP и SOIC корпусов ИС. Используйте 2 слоя для разводки и минимум площади печатной платы.
7. Определите максимальную толщину проводников, при которой возможно развести плату используя только один слой для проводников.